

Themenstellung für Bakkalaureatsarbeit

„EMV-gerechtes Leiterplattendesign“

Hintergrund:

Digitalschaltungen erfordern ein sorgfältiges EMV-Design, um die Anforderungen hinsichtlich Störaussendung und Störfestigkeit gegenüber externen Störsignalen zu gewährleisten. Grundlegende Parameter der Störfestigkeit digitaler Schaltungen werden bereits durch die Wahl der Logikfamilie, das Printplattenlayout, das Massekonzept, und die Eingangs- und Ausgangsschnittstellen und -leitungen festgelegt. Bei heutigen Prozessoren ist meist eine Gehäuseschirmung unumgänglich.

Designtools für Mehrlagen-Leiterplatten berücksichtigen die EMV-Anforderungen und bieten umfangreiche Analysemenüs an. Dennoch bleibt das PCB-Design mit hohen Taktraten bei meist äußerst restriktiven Platzbedingungen selbst für Spezialisten eine Herausforderung.

Aufgabenstellung:

Erstellung einer zusammenfassenden Präsentation der Analyse- und Designmethoden zur Verwendung in der Lehrveranstaltung. Das Material soll aus Demoprogrammen der Toolhersteller und den zugehörigen Handbüchern entnommen werden. Die Präsentation soll vorwiegend aus einprägsamen Visualisierungen (Bilder, Videos) bestehen.

Arbeitsinhalte:

- Studium der Designtools und zugehörigen Dokumentationen
- Auswahl der Präsentationsinhalte
- Zusammenstellung der Bilder und Videos
- Erstellung der Dokumentation

Durchführung:

Die Arbeit wird im AIT, Tech Gate Vienna, 22., Donau-City-Straße 1 (U1 Station Kaisermühlen) betreut.

Beispiel:

Impedanzen von BGA Entkopplungskondensatoren auf einer Leiterplatte

(Zuken, Power Integrity Design on PCBs)

